



(19)

(11) Publication number: 05010869 A

Generated Document.

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 03164580

(51) Intl. Cl.: G01N 15/08

(22) Application date: 04.07.91

(30) Priority:

(43) Date of application publication: 19.01.93

(84) Designated contracting states:

(71)

Applicant: FUJI DAVISON CHEM LTD

(72) Inventor: ITO MUTSUHIRO  
WATANABE NOBUKI

(74)

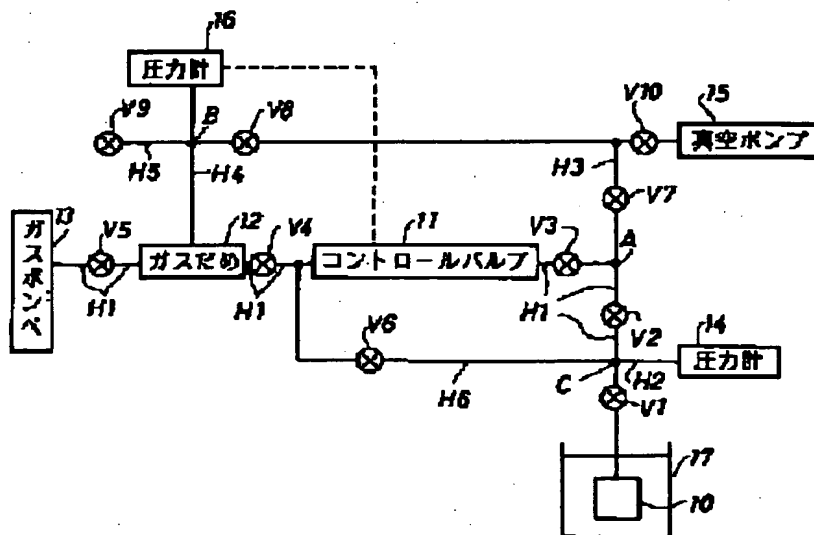
Representative:

(54) DEVICE AND METHOD  
FOR MEASURING  
AMOUNT TO BE  
ADSORBED/ DESORBED

## (57) Abstract:

**PURPOSE:** To obtain an accurate adsorption/desorption isotherm by determining a flow value of a gas by obtaining an amount of adsorption of a solid sample based on a calculated flow rate to a sample container and a pressure within the sample container and a volume of the sample container which are measured.

**CONSTITUTION:** A desired sample is placed into a sample container 10, a gas is introduced from a gas cylinder 13 to a gas reservoir 12, and the gas is allowed to flow out of the gas reservoir 12 into the container 10 through a control valve 11 in actuation. A pressure of the gas reservoir 12 and that of the container 10 are measured by manometers 16 and 14 at a lapse of time starting from its initial flow. The amount of gas which is discharged from the gas reservoir 12 to the container 10 is calculated accurately and constantly at an arbitrary time based on a pressure value within the gas reservoir 12 and the amount of adsorption of the sample is calculated based on pressure, etc., within the container 10 according to the amount of discharge and the manometer 14. An amount of desorption of the sample is measured by switching the measurement system oppositely, thus obtaining an absorption/desorption isotherm.



⑫ 特許公報 (B 2)

平5-10869

⑬ Int. Cl. <sup>5</sup>

識別記号

庁内整理番号

⑭公告 平成5年(1993)2月10日

H 04 N 1/40  
G 03 G 15/22

C 9068-5C  
B 6830-2H

発明の数 1 (全14頁)

⑮発明の名称 画像処理装置

⑯特 願 昭58-63856

⑰公 開 昭59-189781

⑱出 願 昭58(1983)4月12日

⑲昭59(1984)10月27日

⑳発 明 者 前 島 克 好 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

㉑出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

㉒代 理 人 弁理士 丸 島 儀一

審 査 官 石 川 伸 一

㉓参 考 文 献 特開 昭57-121368 (J P, A)

1

2

㉔特許請求の範囲

1 領域を分割して読取り、かつその一部領域を重複して読取る読取手段、

前記一部領域について読取信号が連続する様に所定のつなぎ目でつなぎ処理を行う読取つなぎ手段、

前記読取手段の出力を複数画素を用いて面積階調処理する中間調処理手段、

前記読取つなぎ手段のつなぎ目において前記面積階調処理に連続性を持たせるべく前記面積階調処理のための処理パラメータを前記つなぎ目で連続させる階調つなぎ手段を有することを特徴とする画像処理装置。

発明の詳細な説明

本発明は階調表現可能な画像処理装置に関する。

従来、複数のCCDを使用し、画像を読み取り、電気信号に変換し、画像処理を行うものがある。本出願人はCCD同志の主走査方向の自動つなぎに関して原稿外領域にマーカ等を設け、それに基づ

にビット間のつなぎ補償をするものを提案した。  
又中間調表現をする場合、一般にはデイズパターンメモリによるデイズ手法を用いる。しかしデイズ手法を用いると、ビット間のつなぎを行っただけではデイズパターンに乱れが生じ、つなぎの部分での階調性に不自然さが生じる。つまり、デ

イズ手法は、2×2、4×4、8×8ビット等の面積で一つの明るさの階調を表現しようとしているため一つのパターンが終了しないうちに次のパターンになるというような場所が存在すると、その部分は正確な階調表現を行うことができず、画像が乱れる。

本発明は以上の欠点を除去し、読取りのつなぎ目部分の階調再現の不自然さを少なくし、つなぎ目部分を目立たなくし、よって画質の向上を図つた画像処理装置の提供を目的としている。

即ち、領域を分割して読取り、かつその一部領域を重複して読取る読取手段、前記一部領域について読取信号が連続する様に所定のつなぎ目でつなぎ処理を行う読取つなぎ手段、前記読取手段の出力を複数画素を用いて面積階調処理する中間調処理手段、前記読取つなぎ手段のつなぎ目において前記面積階調処理に連続性を持たせるべき前記面積階調処理のための処理パラメータを前記つなぎ目で連続させる階調つなぎ手段を有する画像処理装置の提供を目的としている。

第1図に本発明による複写装置の外観を示す。本装置は、基本的に2つのユニットにより構成される。リーダAとブランクBである。このリーダとブランクは機械的にも機能的にも分離してあり、それ自身を単独で使うことが出来るようになっている。接続は電気ケーブルでのみ接続するようになっている。リーダBには操作部A-1が付

いている。詳細は後述する。

第2図にリーダA、プリンタBの構造断面図を示す。原稿は原稿ガラス3上に下向きに置かれ、その載置基準は正面から見て左奥側である。その原稿は原稿カバー4によつて原稿ガラス上に押え  
5 つけられる。原稿は蛍光灯ランプ2により照射され、その反射光はミラー5、7とレンズ6を介して、CCD1の面上に集光するよう光路が形成されている。そしてこのミラー7とミラー5は2:1の相対速度で移動するようになっている。この  
10 光学ユニットはDCサーボモータによつてPLLかけながら一定速度で左から右へ移動する。この移動速度は原稿を照射している往路は180mm/secで、戻りの復路は468mm/secである。この副走査方向の解像度は16lines/mmである。処理できる  
15 原稿の大きさはA5～A3までであり、原稿の載置方向はA5、B5、A4が縦置きで、B4、A3が横置きである。そして原稿サイズに応じて光学ユニットの戻し位置を3ヶ所設けてある。第1ポイントはA5、B5、A4共通で原稿基準位置より220mmの  
20 ところ、第2ポイントはB4で同じく364mmのところ、第3ポイントはA3で同じく431.8mmのところとしてある。

次に主走査方向について、主走査巾は前記の原稿載置向きによつて載台A4のヨコ巾297mmとな  
25 る。そして、これを16pel/mmで解像するために、CCDのビット数として4752(=297×16)ビット必要となるので、本装置では2628ビットのCCDアレーセンサを2個用い、並列駆動するようにした。従つて、16lines/min、180mm/secの条件より、主走査周期(=CCDの蓄積時間)はT=

$$\frac{1}{v \cdot n} = \frac{1}{180 \times 16} = 347.2 \mu\text{sec} \text{ となる。CCDの転}$$

$$\text{送速度は } f = \frac{N}{T} = \frac{2628}{347.2 \mu\text{sec}} = 7.569 \text{MHz} \text{ とな}$$

る。

次に第2図に於いて、リーダの下に置かれているプリンタの概観について説明する。リーダ部で処理されビット・シリアルになつた画像信号はプリンタのレーザ走査光学系ユニット25に入力さ  
40 れる。このユニットは半導体レーザ、コリメータレンズ、回転多面体ミラー、Fθレンズ、倒れ補正光学系より成つている。リーダからの画像信号は半導体レーザに印加され電気-光変換されその

発散するレーザ光をコリメータレンズで平行光とし、高速で回転する多面体ミラーに照射され、レーザ光をそれによつて感光体8に走査する。この多面体ミラーの回転数は2600rpmで回されている。そして、その走査巾は約400mmで、有効画像巾はA4ヨコ寸法の297mmである。従つてこの時の半導体レーザに印加する信号周波数は約20MHz(3値出力時)である。このユニットからのレーザ光はミラー24を介して感光体8に入射され  
5 る。

この感光体8は一例として導電層-感光層-絶縁層の3層からなる。従つて、これに像形成を可能とさせるプロセスコンポーネントが配置されている。9は前除電器、10は前除電ランプ、11は一次帯電器、12は二次帯電器、13は前面露光ランプ、14は現像器、15は給紙カセット、16は給紙ローラ、17は給紙ガイド、18はレジスト・ローラ、19は転写帯電器、20は分離ローラ、21は搬送ガイド、22は定着器、23はトレイである。感光体8及び搬送系の速度はリーダの往路と同じく180mm/secである。従つて、リーダとプリンタを組合せてコピーをとる時の速度はA4で30枚/分となる。又、プリンタは感光ドラムに密着したコピー紙を分りするのに手前側  
25 に分りベルトを用いているが、その為そのベルト巾分の画像が欠ける。もし、その巾分にも信号を乗せてしまうと現像をしてしまい、そのトナーによつて分りベルトが汚れ、以後の紙にも汚れをつけてしまう結果になるので、予めリーダ側でこの分りベルト巾分8mmにはプリント出力のビデオ電気信号をカットするようにしてある。又、コピー紙の先端にトナーが付着していると定着する際、定着ローラに巻き付きジャムの原因になるので、紙の先端2mm巾だけトナーが付着しない様、  
35 同じく電気信号をリーダ側でカットしている。

本例の複写装置は画像編集等のインテリジェンシを持つが、このインテリジェンシはリーダ側で、CCDで読取つた信号を加工して行なつており、リーダから出力される段階ではいかなる場合に於いても、一定ビット数(4752)で一定速度(13.89MHz)の信号が出るようになっている。インテリジェンシの機能としては、0.5→2.0倍の範囲の任意の倍率、特定の倍率に拡大/縮小すること、指定された領域のみ画像を抜き出すトリミン

5

グ機能、トリミングされた像をコピー紙上の任意の場所に移動させる移動機能がある。その他、キー指定により32階調でハーフトーン処理する機能がある。更にはこれらの個々のインテリジェント機能を組合せた複合機能を有する。

次に本例装置の持つ機能について説明する。本装置は、単なる複写機能の他に、任意の拡大縮小ができる変倍機能や、原稿の任意の部分抜き出したり削除したりする編集機能、さらに、原稿の大きさや位置を自動的に検知し変倍や編集を自動的に行なう等の種々な機能を持つ。この様な、原稿の画像を操作する機能を総括して、「画像操作機能」と呼ぶ。他に、接続されたプリンタで読み取った原稿画像のコピーを取るだけでなく、CCU(Communication Control Unit=通信制御ユニット)を介して、他のプリンタに原稿画像を送信することができる。又、他のリーダーから送られて来た原稿画像を、手元のプリンタに受信することもできる。この様な機能を「画像転送機能」と呼ぶ。さらに、上記の選択された機能を、6個のプリセット・キーに任意に登録することができる。登録内容は、ユーザが任意に指定可能で、電源を切つても内容を保持する。

この様な機能を「プリセット機能」と呼ぶ。更に原稿の地肌を飛ばす自動露光機能や写真などの階調を持つ画像を再現よく出力する中間調処理機能がある。これらを総じて画質処理機能と呼ぶ。以下整理すると、画像操作機能の中に次の5つがある。

即ち変倍機能として等倍(倍率100%)、定形変倍(サイズ指定)、無段階変倍(倍率指定50~200%)、YX変倍(主・副走査方向の独立変倍)がある。画像反転機能としてオリジナル画像、ネガ・ポジ反転画像がある。編集機能として編集ナシ、白マスキング、黒マスキングがある。但し、後者の2つは自動的にXY変倍オートになり、他の変倍機能の指定はできない。白枠トリミング、黒枠トリミング、原稿位置自動検知がある。但し、ここでは変倍、画像反転、移動、特殊変倍機能が連動する。移動機能として移動ナシ、移動先指定、原点移動(コーナリング)、センタリングがある。特殊変倍機能として特殊変倍指定ナシ、変倍オート、XY変倍オートがある。但し、後者の2つは他の変倍機能の指定はできない。移動機

6

能と特殊変倍機能は、編集機能の白・黒枠トリミング、原稿位置自動検知が指定された時だけ有効になる。

又、画像転送機能の中にはローカル・コピー(通常のコピー)、送信(CCUを介して他のプリンタに原稿画像を送信)、受信(CCUを介して他のリーダーから原稿画像を受信)がある。

又、プリセット機能の中には登録(プリセット・キーに記憶します)、読み出し(プリセット・キーの記憶内容読み出し)、リセット(全ての機能を標準モードに戻す)がある。

又、画像処理機能の中には自動露光(AE)、中間処理がある。

第5図は第1図の操作部A-1の詳細図である。この操作部は大きく3つのブロックに別れている。右側のブロックが従来の複写機に見られる汎用キー表示部100である。中央のブロックがユーザがプログラムによる任意に創作登録しておいた複写伝送機能呼び出して使う為のファンクション・キー表示部300である。左側のブロックは、ユーザが任意に複写・伝送機能を創作するためのソフト・キー表示部200である。汎用キー表示部100についてまず説明する。103は所望コピー枚数セット表示及び途中のコピー枚数表示様の7セグメントLED表示器である。102は従来の複写機に用いられているジャム、トナーなし、紙なし、コピー割込み等の警告表示である。104はコピー濃度切換えレバー及びそれにより得られた濃度表示である。105は原稿画像が文字だけのもの、写真だけのもの、文字と写真が混在したもの、センシオンペーパーのものに対する選択表示器である。これらは4種の原稿画像を最適化した形でコピーできる様、異なった画像処理をほどこす為に設けられている。106は選択されたカセット段が上段か下段かを表示している。107は選択されたカセット段のカセットに収納されている紙サイズを表示する為の表示器である。108は0~9、Cのテン・キー群であつて表示器103への枚数セット及びソフト・キー表示部200にてプログラム創作過程での数値のエントリ(例えばトリミング座標、移動座標、変倍の倍率、送信先アドレス指定等)に用いられる。そして後者200のキーエントリーの確認キーとして109のエントリー・キーが設けられて

いる。110はマルチコピーを中断して他のマルチコピーをする割込みキー、111はプリンタのマルチコピーを中止又は受信を中止するコピー・キャンセル・キー、101はプリンタのプリント開始又は伝送開始を指令するコピー・キーである。113は105の原稿画像切換えキー、112はカセット段切換えキーである。113, 112はキーをオンする毎に上から下に選択シフトする。ファンクション・キー表示部300に於いてこの部分は構造的にカバーが着脱自在になっている。理由は前述した通り、ソフト・キー表示部で任意創作した機能の1つが登録されて302の1つのキーに対応するようになっていたので自分で創作した機能に何らかの名称をつけてキー302に書込んでおく必要がある。従つて、機能を登録した後はこのカバーを外して登録したいいずれかのキー302に名称を書込んで、再びカバーを着けるといった動作になる。以上よりファンクションキー302は6個用意されているので6個の機能をユーザは登録できる。ソフトキー表示部200でユーザが機能を創作した段階で、ソフトキーの表示部202に登録するか否かの問い合わせのメッセージが出てくるので、ソフトキー201でそれに応答してやればファンクション表示部300にある6個のキーに対応した表示器303の6個が全て点滅動作を行なう。これは“どのファンクション・キーに前記機能を登録しますか?”と機械側からオペレータに問いかけをしている事を意味している。従つて、この時にオペレータはいずれかのキーを押すと、そのキーに対応した表示器が点灯になり、他の表示器は消灯する。そしてオペレータはカバーを外し、そのキー上にファンクション名を記入し再びカバーを着ける。以後ここで登録された内容はメモリがバッテリーバックアップされているので、電源スイッチが切られても消えないようになっている。キー301は標準モード復帰キーである。

ところで、表示器114は割込みキー110をオンすると点灯するが、他方受信モードになると点滅表示をして、他のステーションからのイメージデータの受信を知らせ、コピーキー101によるプリントを阻止する。受信プリント中はキー部200, 300によるデータセット、登録は可能である。従つて、受信プリント終了後又、受信中

コピーキー101をオンすると受信内容(送信元アドレス、受信プリント総数、受信プリントカウント数)を液晶表示器202で表示する。この表示はクリアキーCにより消され、標準モード表示又はコピーキー101をオンする前にセットしたデータ等を表示する。マルチプリントの受信中キャンセルキー111をオンすると給紙を阻止し、既に通路中にある紙の分のプリントサイクルを完了させてプリントを中止する。送信側は液晶表示器に中止をメッセージ表示する。

リーダユニットの詳細説明を行なう。第6図にリーダユニットのシステムブロック図を示す。このリーダとのインタフェース信号は右側に示されている。プリンタと接続する時はコネクタJR1をプリンタ側のコネクタJP1に接続する。リーダ/プリンタをセットにし、且つ外部と通信するときはJR1からコネクタJP1に本来行く信号を通信制御ユニットCCUのJC1に一度入れ、通信制御ユニットCCUのJC1'からJP1に接続するようになっている。これとは別にプロトコル用信号としてJR2とJC2を接続する。JR1のインタフェース信号のタイミングは第7図、第8図に示す。BEAM DETECT信号BDはプリンタを接続した時、スキヤナの回転と同期をとるためのもので各ラインの先端信号と対応する。VIDEOは画像信号であり、それぞれ1ライン当り一画素55ns巾で4752個出力される。ただし一画素は3値で、すなわち、0, 1/2, 1の状態を持つようにしているので、0では55ns巾Lで、1/2は前半の27.5nsがHで後半の27.5nsがL, 1では55ns巾Hになる。この信号はプリンタが接続されている場合はBEAM、DETECT信号に同期して出力され、そうでないとき(他への伝送等)は内部の擬似信号に同期して出力される。VIDEO ENABLEは前記画像データが4752ビット出力されている期間信号である。これもBEAM DETECT又は内部の擬似信号に同期して出力される。VSYNCは画像先端検知センサ37bの出力とBEAM DETECT又は内部の擬似信号に同期して出力される信号であつて、これから画像データが出力されるという意味である。信号巾はVIDEO ENABLEと同じである。PRINT START信号はプリンタ側への給紙指令である。このPRINT STARTとVSYNCとの時間々隔は

制御回路で変倍倍率やトリミング領域とを考慮して決定される。PRINT ENDはプリント側からの応答信号で、コピー紙の後端が感光ドラムから離れて搬送ベルト上に乗った時点で出されるもので、プリント動作が終了した事を示す。これはコピー紙の分離完了を検知するが、シーケンスタイミングによって出される。ABX CONNECT信号は通信インタフェース・モジュール40aが接続された事を示す。通信インタフェース・モジュールが接続されるとそのモジュール内でこの端子をGNDに落すようになっており、それによって通信作動状態にされる。PRINTER CONNECT信号はPRINTERを接続した時に出力されるもので、プリンタ側でこの端子はGNDに接続してある。それによりプリント作動状態にされる。

S. DATA, S. CLK, CSC BUSY, PSC BUSY, はリーダとプリンタ間でプロトコル(両者間での伝送の許容、合図等の情報交換)をするためのシリアル信号ラインである。S. DATA, S. CLKは16ビットのプロトコル・データとクロックであつていずれも双方向ラインである。CSC BUSYは前記ラインにリーダ側がデータとクロックを出力する時に出力され、PSC BUSYは前記ラインにプリンタ側がデータとクロックを出力する時に出力される。従つて、これらはS. DATAとS. CLKの伝送方向を示すラインということになる。詳細のタイミングは第8図を参照されたい。

再び第6図に戻り、リーダのシステムロックについて説明する。CCD読取部601, 601'にはCCD, CCDのクロックドライバ、CCDからの信号増巾器、それをA/D変換するA/Dコンバータが内蔵されている。このCCDへの制御信号はCCD制御信号発生部603及び603'で生成されCCD読取部601, 601'のクロックドライバに供給される。この制御信号はプリンタからの水平同期信号BDに同期して生成される。CCD読取部601, 601'からは6ビットのデジタル信号に変換された画像データが出力され画像処理部602, 602'に入力される。この画像処理部602, 602'ではCCD出力をサンプリングして光源の光量をCPUが制御する為のサンプリング回路、光源及びレンズ等のシェーディング量検出回路及びその補正回路、AE機能を行なう為

に各主走査に於ける光量のピーク値を検出するピークホールド回路、シェーディング補正完了後の6ビット画像データを前ライン又は前々ラインのピークホールド値又はデイズパターンに基づきスライスレベルを決め、3値化するための量子化回路を有している。画像処理部602, 602'で量子化された画像信号は画像編集部604, 604'に入力される。この画像編集部604, 604'には2ライン分のバッファメモリがある。1ライン分の容量は1ライン当りの画素数4752の2倍以上の容量を持つている。この理由は200%拡大時に各画素データを2倍のサンプリングレートにてメモリに書込む為、データ量が倍になるからである。又、2ライン分のバッファメモリにしてあるのはメモリが書込みと読出しを同時に行なうことができない為に、Nライン目の画像データを第1メモリに書込んでいる時には第2メモリからN-1ライン目の画像を読み出す様にする為である。又、3値化する為に、情報量は、上記の更に2倍になる。その為、必要メモリ系統としては、「4752×2」のメモリ単位が8系統必要となる。つまり現在メモリ素子としては、4Kビット、16Kビットという単位の為、16Kビット単位のメモリを使用するとすると16ビットメモリ(例えばHM6116等)が8ヶ必要となる。その他にこの部分にはこのバッファメモリに画像データを書込む為のライトアドレスカウンタ、読み出す為のリードアドレスカウンタとこの2つのカウンタからのアドレス信号を切替える為のアドレスセレクト回路がある。前記カウンタは初期値がプリセットできるパラレルロードタイプを用い、初期値はCPUがI/Oポートにロードする様になっている。CPUは操作部で指示された座標情報に従い、副走査がトリミング座標に対応するラインに達する際に前記カウンタに主走査座標に対応するアドレス値をプリセットすることで原稿情報の編集を可能ならしめている。白マスキング、黒マスキング、白枠トリミング、黒枠トリミングを可能ならしめる為の座標領域制御カウンタとゲート回路がある。CCDの自動つなぎの為のつなぎ目検出シフトレジスタがある。画像編集部からの画像データは最初に604から出力され、次に604'から出力されるので、それをスムーズに切替えて一本のシリアルな画像データにするのが合成部60

5である。認識部606はコピーボタンオン後、プリンタが空回転期間中に原稿の前走査を行ない、その時に原稿の置かれている座標を検出する為のものである。この部分には連続する白画像データ8ビットを検出するシフトレジスタ、I/Oポート、主/副走査カウンタがある。操作部607にはキーマトリクス、LED、液晶及び液晶ドライバがある。608は光学系走査用DCモータであり609はその駆動回路である。610は原稿照明用蛍光灯であり611はその点灯回路である。612は光学系ユニットがホームポジションにあることを検出するホトセンサであり613は光学系ユニットが原稿先端を照射する位置にあることを検出するホトセンサである。CPU部614はCPU、ROM、RAM、バッテリーバックアップ回路、タイマ回路、I/Oインタフェースで構成されている。CPU部614は操作部607を制御し、オペレータからの操作指令に従いリーダのシーケンス制御を行なうと同時にコマンドでプリンタを制御する。又操作部607からの画像処理に係る指令に従い原稿走査に先立ち又は原稿走査中に画像処理部602、602'画像編集部604、604'に於ける各種カウンタに対しデータのセットを行なう。更にCPUは原稿走査に先立ち画像処理部からの光量データに基づき611の蛍光灯点灯装置に対し光量制御を行ない、倍率指令に従い609のDCモータ駆動回路に対し速度データをプリセットしたり、画像編集部604、604'からの画像つなぎデータを収集しつなぎ量を算出する。

CPU614による操作部607のキー制御のフローチャートについて説明する。リーダの電源スイッチをオンすると、まず後述のシフトメモリやRAM等のリセットを行ない、液晶表示器202のメモリに等倍、編集なし、ポジ、送信なしをセットし、100側に下段カセット、文字原稿、1枚をセットする。つまり標準モードをセットする。これは割込みキー110、リセットキー301をオンした時も同様である。次にコピーキーを判別し(3)、否Nのとき受信か否かを判別し(4)、否のときキー部200、300のエントリルーチン(5)に進む。200、300によるモード及びデータのセット、登録の後プリンタがプリント可能な否かを判定し(6)、可能なときコピーキーのルーチ

ンに進む。コピーキーがオンのとき、送信か否かを判別し(8)、否のときプリントスタート信号をCCUに出力し(9)、送信のときはCCUに送信先アドレスデータ他、送信に必要なデータを送る(10)。受信モードになるとコピーキーをオンしても送信、プリントは素子されるが、それ迄のモードデータの表示をメモリのあるエリアに退避させ、代わりに表示器202に受信内容を表示する(11)。クリアキーでその表示から元のモードデータ表示に戻る(12)。コピーキーをオンしない間はキー部200、300によるエントリを可能にし、かつその変更も可能にしている(13)。受信が終ると(14)、ステップ3のコピーキーのルーチンに進み、コピー可能にする。ステップ13の中でキャンセルキー111をオンすると所定時間の後、ステップ3に進み受信を中止する。尚、ステップ13の中でクリアキーをオンした場合数に関するデータはリセットクリアされるが、ソフトキーによりセットされたモードデータ等はリセットされない。キー301で標準化リセットされる。

第9図は第7図は従つて、シーケンス制御について説明する。第9図に示す如く、リーダの走査光学系上には3個の位置センサ37a~37cを有する。リーダ正面より見て最も左側に光学系ホーム位置センサ(信号OHPを出力)があり、通常光学系はこの位置に停止している。リーダが駆動されると光学系は左から右へ走査を開始し、丁度画像の基準位置にあるところに画像先端センサ37bを設けてある。制御回路はこのセンサ37bを検知すると画像データ信号(VIDEO, CLK)を出力すると共に、各主走査サイクル(347.2μs)に於けるデータ有効期間(VIDEO ENABLE)を示す信号を発生させる。そして制御回路はこのVIDEO ENABLE信号の数を前記センサ37bより計数を開始し、プリンタのカセットサイズ又は変倍に応じた第1ポイント、第2ポイント、第3ポイントに対応する系数値αに達した時、光学系前進駆動信号を切り、後進駆動信号に切換え反転する。復路の途中には、PRINT STARTセンサ37cが設けてあり、反転後光学系がこのセンサを作動すると制御回路は指定されたコピー枚数分走査したかどうか判断し、指示枚数と一致しなければプリンタに次の給紙指示を与えるためのPRINT START信号を発生させる。

13

尚、第9図の $T_2$ が $T_1$ と等しくなるようセンサ37cの位置を調整することが必要である。

第3図によりCCDからの信号の処理を説明すると、CCDから出力される2592画素分のアナログ信号は、アンプAMP901で増巾され、A/Dコンバータ902でA/D変換され6ビットのデジタル信号に変換される。一方、コピー開始前に標準白板を照らし、そのデジタルデータを一度RAM904に書き込む。コピーを開始すると、RAM904と現在の画像データを乗算する事によりシェーディングを補正する。(乗算DataをテーブルとしてROM905-1に入れておき画像データでアドレスして得られる出力により実現)乗算ROM905より出力される画像データは、シェーディングのないデジタル信号が得られる。

又、中間調表現する為のディザROM907は第4図のように主走査方向4ビット間隔、副走査方向4ビット間隔で同じ重みコード(6ビット)が出力されるように設定しており、そしてこの4×4=16ビットのマトリックス巾は、16種の重みコードが割り付けられている。第4図はディザROMのデータであり、Aが第3図の907-1A、907-2AのROMにより、又、Bが907-1B、907-2BのROMにより出力される値の一例である。A、Bの配列は、所定の関係で互いに異なる。

従つて、2ビットの主走査カウンタ908(例えばSN74LS161等)と2ビットの副走査カウンタによつてこのディザROM907をアドレスすることにより異なつた重みコードが出力される。

又、この4×4の中に設定されている重みコードの組合わせは複数組有り、その組合わせによつてハーフトーン画像の再現性を変えられる。この組合わせの選択は、I/Oラッチ910によつて行なわれるが、このラッチへのプリセットは第6図のCPU614によつて行なわれる。つまり、画像濃度をうすくしたい場合や濃くしたい場合、その指示をオペレータは、操作部の濃度ツマミ104により設定すると、その濃度ツマミの値に対応したプリセット値をI/Oラッチ910にCPUが設定する。ディザROM907は、設定されたデータに基づき、濃淡が変えられるような複数のディザパターンを内蔵している為、設定され

14

た濃度の画像が得られる。

ところで、2値化する為のコンパレータ906は、1つの画素について同時に2つのROMの2つの値のスレシホールドで比較出来るように複数(A系列とB系列)を持っている。これは、画像の3値化を実現したものである。つまり、1つの画素をディザROM907-1Aと907-1B(又は907-2Aと907-2B)という違ったスレシホールドで同時に2値化することにより、

- i A、B両方とも画像Data>ROM Data
  - ii A、B一方だけが画像Data>ROM Data
  - iii A、B両方とも 画像Data≤ROM Data
- という3種類の濃度(3値と称す)の状態が再生出来る。そして、並列2ビットの画像信号は、第10図のシフトメモリ57-1A、57-1Bへ入力されて並列処理され、プリンタに出力される時、1画素の前半と後半に分け、パルス巾変調されプリンタに出力される。プリンタのレーザはこのパルス巾変調出力によりビーム巾が変調され、ダ円形に変調される。従つて、16画素の中に32階調の濃度を実現出来る。よつて、小さなパターンで多くの階調を実現出来る為、文字の再現性をあまり劣化させずに中間調の再現性を向上させることが可能となつた。3値ディザ以上の多値ディザにおいても同様である。

又、ディザROM907-1はA、Bともに並列駆動した為ROMのアドレスの速度を上げる必要がなく、従来の処理スピードで実現出来る。

ところで、第5図のソフトキー、テンキーにより画像領域を指定できるので、必要部分のみ上記3値ディザ出力再現し、他を1つのディザROMを介した再現又はディザROMを通さず単なる2値再現とすることもできる。

即ちキーにより指定した領域内のみ3値化ディザ処理を行なう場合、主・副走査カウンタがその領域に対応した座標に至る迄はCPUによりラッチ910に各エレメントと同じレベルのパターンを出力し、単なる2値化処理を領域外で実行される。その座標に至つたことをCPUが判断すると、ラッチ910に所定の配列パターンを出力し、3値ディザ処理を実行する。この様にして領域外では文字等の解像力を極めて高めることができ、領域内では階調を高めることができる。尚、文字領



域を自動認識することにより上記処理を遅えることもできる。

第10図においてシフトメモリ1, 1'の出力は同時に出力されるが、アンドゲートにより、1, 1'の出力がともに1の場合巾1を、一方のみが1の場合巾0.5を、両者の場合巾0をオアゲートは出力するべく変換される。シフトメモリ2, 2'についても同様であり、複数CCDをつないでも対応処置できる。

又、各シフトメモリはアドレスセクタ1, 2を介してレジスタプリセットによるライトアドレスカウンタ、リードアドレスカウンタにより書込み又は読出し制御される。CPUによるレジスタプリセットによりメモリへの書込み又はメモリからの読出しタイミングを決定及び変更できる。変更できるようメモリはCCDの2ライン分の容量がある。従つてキーによりデータセットすることによりプリント位置を変更することができる。よつて、多値化デイズ出力が編集処理に対応できる。

又、このオアゲート出力を次段のアンドゲートにより部分的にゲートをかけることによりマスキング、トリミングができる。

(CCD難目補正)

2つのCCDを自動で難なく方法(主走査方向)について述べる。

第2図に示す如くリーダ(光学系)のホーム位置上(スイッチ37a上)の主走査巾にわたつて白色板を設け、通常光学系がホーム・ポジションにあつて、光源を点灯した時はこの白色板が照射されその反射光がCCDに入力されるようになっている。従つて、制御回路はホームポジションにある時、光量のバラツキ、2つのCCDの感度のバラツキを補正(シェーディング補正)する。又、この白色板の中心位置に2mm巾で副走査方向に長い黒細線BIを設けてある。尚この細線は量子化の整数倍寸法巾であればよい。そして、同じく光学系がホーム位置にある時、光源を点灯することによつて2つのCCDの各々の端部のビットにこの黒細線が現われるので、これらCCDの信号をシフトメモリに入力し、CCD1系信号の下位128ビット、CCD2系信号の上位128ビットを比較する。そしてこの各々の128ビット・データは前後に必ず白ビットが現われ黒ビットがサンドイツ

チになつていことを確認する。そしてCCD1系の下位の白ビット数とCCD2系の上位の白ビット数と黒ビット数を加えたビット数をCCD2系のシフト・メモリから読出す時に間引く。図中CCDの矢印は主走査方向、副の矢印は副走査方向を示す。

第10図に具体的な方法を記す。シフト・メモリに画像信号を書込む為には、シフト・メモリ57-1, 57-2にスタティックRAMを使うので書込み用アドレス・カウンタ(ライトアドレス・カウンタ63)と読み出し用アドレス・カウンタ(リード・アドレス・カウンタ64, 65)を設ける。CCDに入力される情報量は変倍の倍率毎に異なるので本例では、まずCCD1系のライト・アドレス・カウンタ1をLSBよりアップカウントで、入力されるクロック $\Phi_2$ によつて計数し、何カウントで止まつたか確認する。これをCPUのRAMに記憶する。もし等倍の倍率であつたならば2592カウントで止まるはずである。次にCCD1系の上位8ビット(主走査で最初に出てくるビットがMSB)とCCD2系の下位8ビットを取り出すために、CCD1系のライト・アドレス・カウンタ63に前記の確認された値をセットし、CCD2系のアドレス・カウンタに08H(ヘキサコードの08)をセットし、ダウンカウントモードに指定する。一方各々のCCDからの画像信号を入力する8ビットのシフトレジスタを設け、このシフトレジスタの駆動期間をCCDの主走査期間を示すVIDEO ENABLE信号の立上りから、前記カウンタ(VIDEO ENABLE期間出力されるクロックにより動く。)のリツプル・キャリまでとすることによつて、CCD1系のシフトレジスタには、CCD1系の最上位8ビットの、CCD2系のシフトレジスタには最下位8ビットの画像信号が残ることになる。そして、これらのシフトレジスタに残つた値はCPUに読み取られメモリに記憶する。次に、CCD1系の上位9~16ビット、CCD2系の下位9~16ビットを取り出すために、CCD1系のライト・アドレス・カウンタには(前記確認された値-8)をセットし、CCD2系のライト・アドレス・カウンタには10Hをセットし、以下前記と同様の手法によつて読み出す。この動作を次々と繰返し、CCD1系の上位128ビット、CCD2系の下位128ビットをメモリに展開した後、黒ビ

ット数、CCD1系の下位白ビット数、CCD2系の上位白ビット数を算出する。そしてCCD1系の下位白ビット数、CCD2系の上位白ビット数、黒ビット数を加えたビット数をCCD2系のシフト・メモリから読み出す時に間引くことによつて主走査方向の継なぎを達成する。

次に継なぎ論理成立後のシフト・メモリの動きを説明する。シフト・メモリに書込む時は、CCD1系及びCCD2系のライト・アドレス・カウンタに前記何カウントで止まったか確認した値をプリセットし、ダウンカウントでシフト・メモリをアドレッシングして書込む。シフト・メモリから読出す時にまず考慮しなければならないのは原稿の主走査方向の基準である。第2図に示す如く、原稿載置基準は継なぎ用の黒細線(1.5mm巾)の中心から148.5mmのところにあるので、CCD1系のシフト・メモリの読み出し開始アドレスは、(上記の下位白ビット数)+(黒ビット数/2)+(148.5×16×倍率)の値になる。CCD2系の読み出し開始アドレスは(前記の確認された値)-(継なぎビット数)の値である。そして13.89MHzで4752パルスのリード・クロックによてまずCCD1系のリード・アドレス・カウンタ1をダウンカウントで動かす、0になりリップル・キャリが出たらCCD2系のリード・アドレス・カウンタ2をダウン・カウントで動かす。

第10図にこれらシフト・メモリに係る回路図を示す。シフト・メモリ1はCCD1系の画像データが入るスタティック・メモリである。シフト・メモリ2はCCD2系の画像データが入るスタティック・メモリである。ライト・アドレス・カウンタ63はシフト・メモリ1、及び2にデータを書込む時のアドレス・カウンタである。リード・アドレス・カウンタ1はシフト・メモリ1からデータを読み出す時のアドレス・カウンタであり、リード・アドレス・カウンタ2はシフト・メモリ2から読み出す時のアドレス・カウンタである。アドレス・セクタ1はライト・アドレス・カウンタ63のアドレス信号とリード・アドレス・カウンタ1のアドレス信号のいずれかを選択しシフト・メモリ1をアドレッシングするためのものであり、アドレス・セクタ2はライト・アドレス・カウンタ63のアドレス信号とリード・アドレス・カウンタ2のアドレス信号のいずれかを選

択しシフト・メモリ2をアドレッシングするためのものである。シフト・レジスタ74はCCD1系の画像データを最下位から8ビットずつ取り出すためのレジスタであり、シフトレジスタ76はCCD2系の最上位から8ビットずつ画像データを取り出すためのレジスタである。F/F73はVIDEO ENABLE信号の立上りでセットし、ライト・アドレス・カウンタ63のリップル・キャリでリセットするF/Fでシフトレジスタ74に5 入力する期間を制御するためのものであり、F/F75はVIDEO ENABLEの立上りでセットし、リード・アドレスカウンタ2のリップル・キャリでリセットするF/Fで、シフトレジスタ76に1 入力する期間を制御するためのものである。I/Oポート72はライト・アドレス・カウンタ63をアップカウントで動かした時にどこまで計数したかCPUが読み取り確認するためのI/Oである。I/Oレジスタ66~69はライト・アドレスカウンタ63、リード・アドレス・カウンタ64, 65にそれぞれプリセット値をCPUが与えるためのレジスタである。I/Oレジスタ68はライト・アドレス・カウンタ63、リード・アドレス・カウンタ65にアップカウントかダウンカウントかをCPUが指定するためのもの、又アドレス・セクタ70, 71にどちらのカウンタ値を選択するかCPUが指定するためのもの、リード・アドレス・カウンタ2をライトクロックかリードクロックで動かすかを定めるためのものと、継なぎを行なうにあたってtest信号を与えることによつて1ライン分の画像データをCCDドライバ回路からシフト・メモリ回路に対し与えてくれるようCPUが制御するためのものである。

この回路図に従い、継なぎを行なうためにCCD1系の画像データを最下位より8ビットずつ、CCD2系の画像データを最上位より8ビットずつ128ビット取り出す動作を説明する。

①CUPはまずライト・アドレス・カウンタ63をアップカウントモードに、I/Oレジスタ1に0をセットする。②I/Oレジスタ4のTEST信号(マシンナスタートに相当)として1個パルスを与えることにより第10図のCCDドライバから1個のVIDEO ENABLE、倍率に応じたφ<sub>2</sub>クロックが発生し、データがシフトメモリに与えられる。③I/Oポートよりライト・アドレス・

19

カウンタ 6 3 の値を CPU がとり込む。④ライト・アドレス・カウンタ 6 3 をダウンカウントモードに、リード・アドレス・カウンタ 2 をダウンカウントモードにセットし、I/Oレジスタ 1 に③で記憶した値をプリセットし、I/Oレジスタ 3 に 7H をプリセットする。⑤TEST 信号に 1 個パルスを与え VIDEO ENABLE がなくなったらシフト・レジスタ 7 4, 7 6 の 8 ビットを順次メモリに取り込み記憶する。⑥ I/Oレジスタ 1 に(③の値-7H)を、I/Oレジスタ 2 に 10H をセットする。⑦⑤を行なう。⑧以下同様に I/Oレジスタ 1 に(③の値-7H)を、I/Oレジスタ 2 に 7FH をセットし、TEST 信号を与え、シフトレジスタ 7 4, 7 6 を読込むまで行なう。以上継ぎ目補正については同出願人による特願昭 57-128073 号明細書に詳しい。

こうして画素の主走査方向のつながりは実現出来る。しかし、デイザのパターンは 4 ビット単位でくり返されている為このままでは、CCD1 と CCD2 のつながりの部分でくり返しパターンが乱れ、階調が不自然になる。これの解決について説明すると、第 3 図においてデイザ ROM を駆動する主走査カウンタ 9 0 8 (例えば SN74LS161 等) はビデオ CLK (ライトクロック  $\phi_2$  で動作し、レーザビームの 1 スキャンライン開始を示すビーム検知の信号に対応した水平同期信号 (H.SYNC) で初期値がロードされるようになっている。CCD1 系統を司る主走査カウンタ 9 0 8-1 は、H.SYNC で “0” をロードし、カウントを開始し、“0”, “1”, “2”, “3”, “0”, “1”, “2” ……とくり返す。ところが、CCD2 系統を司る主走査カウンタ 9 0 8-2 も同様に H.SYNC からカウントを開始するが、この時、カウント開始する値、つまり H.SYNC によりカウンタにロードされる初期値は CPU によって制御さ

20

れる。つまり前記自動つなぎを行なった後、CCD1 系の使用ビット数が丁度 4 の倍数の時は、主走査カウンタ 9 0 8-2 のロード値は “0” とし、(4 の倍数+1) の時のロード値は、“1” とし、(4 の倍数+2) の時は “2”、(4 の倍数+3) の時は “3” をロードするように CPU は、I/O ラッチ 9 1 1 にデータをセットする。それにより CCD1, CCD2 のつながり目付近でデイザパターンの乱れはなくなり、なめらかな画像を出力する事が出来る。つまりデイザのつながりが出来た事を意味する。

また、同様に変倍を行なった場合のデイザつながりも CCD1 系統で使用したビット数が 4 の倍数から数ビットプラス、マイナスするかによって行なえる。変倍は CCD クロック  $\phi_1$  を分周することによって得られたライトクロック  $\phi_2$  を用いることにより達成できる。

又、4×4 ビットのデイザマトリクスで説明したが、2×2, 8×8 等のマトリクスでも同様の考え方でデイザパターンのつながりを行うことが出来る。

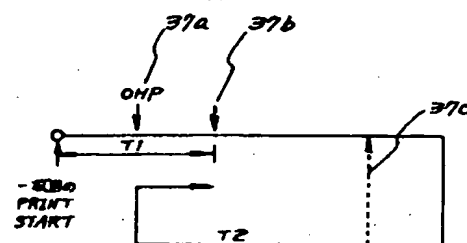
#### 図面の簡単な説明

第 1 図は、本発明が適用出来る画像処理装置の斜視図、第 2 図は、第 1 図の装置の断面図、第 3 図は、CCD から入力する画信号の 2 値化処理回路図、第 4 図は、デイザ ROM パターン図、第 5 図は、操作部平面図、第 6 図は、画像処理装置における回路ブロック図、第 7, 8, 9 図は、第 6 図の動作タイムチャート図、第 10 図は、画像処理部のブロック図であり、図中 9 0 7-1 A, 9 0 7-1 B はデイザ ROM、9 0 6-1 A, 9 0 6-1 B はコンパレータ、5 7-1 A, 5 7-1 B はシフトメモリ、9 1 0 はデイザパターンラッチ、9 0 8-1, 9 0 8-2 は主走査カウンタである。

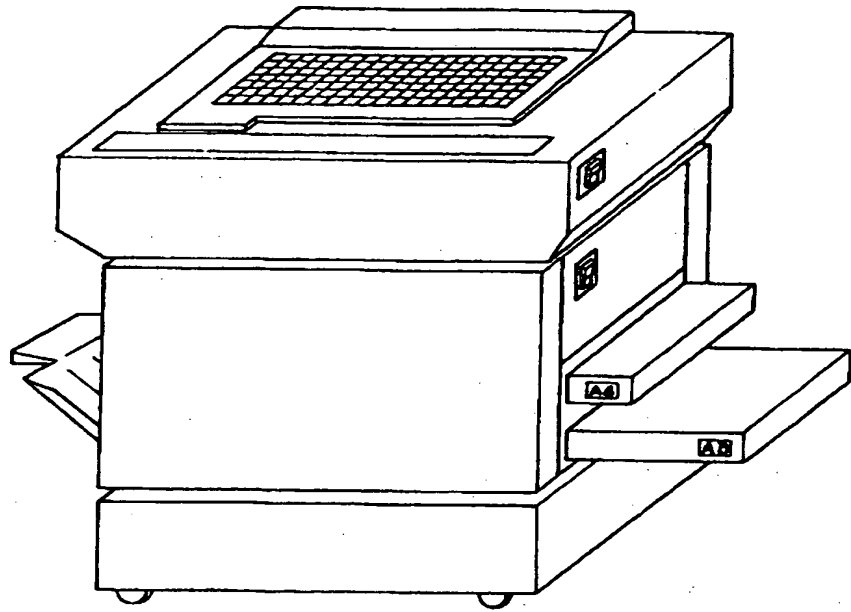
第 4 図

31	22	14	15	16	17	23	28
27	13	05	09	01	06	10	29
24	12	04	03	02	07	11	25
30	21	11	10	08	00	20	26

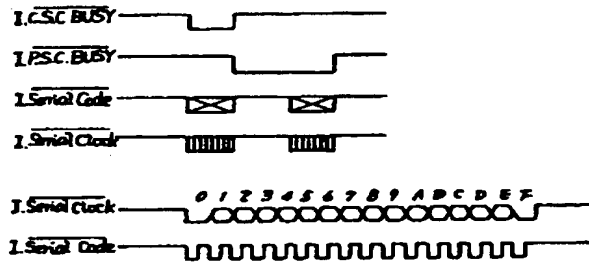
第 9 図



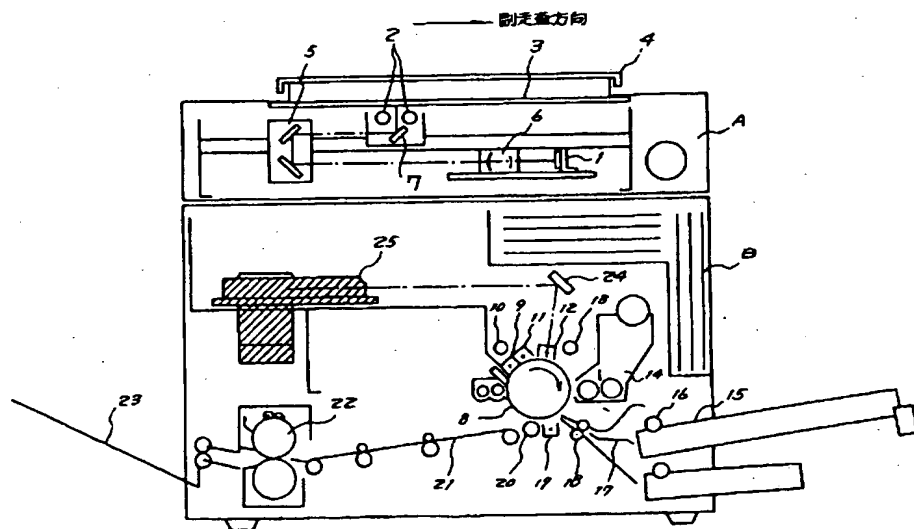
第1図



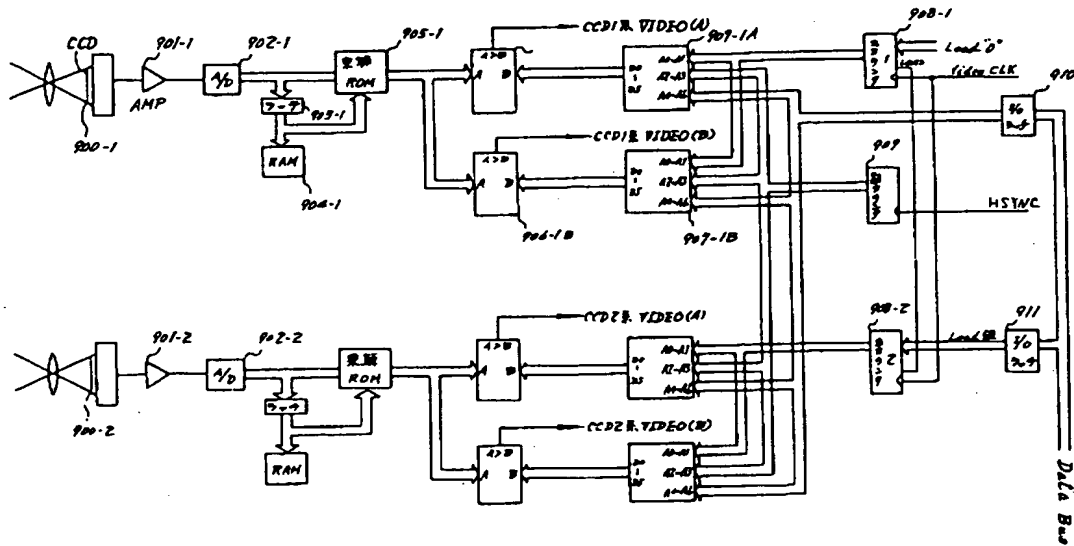
第8図



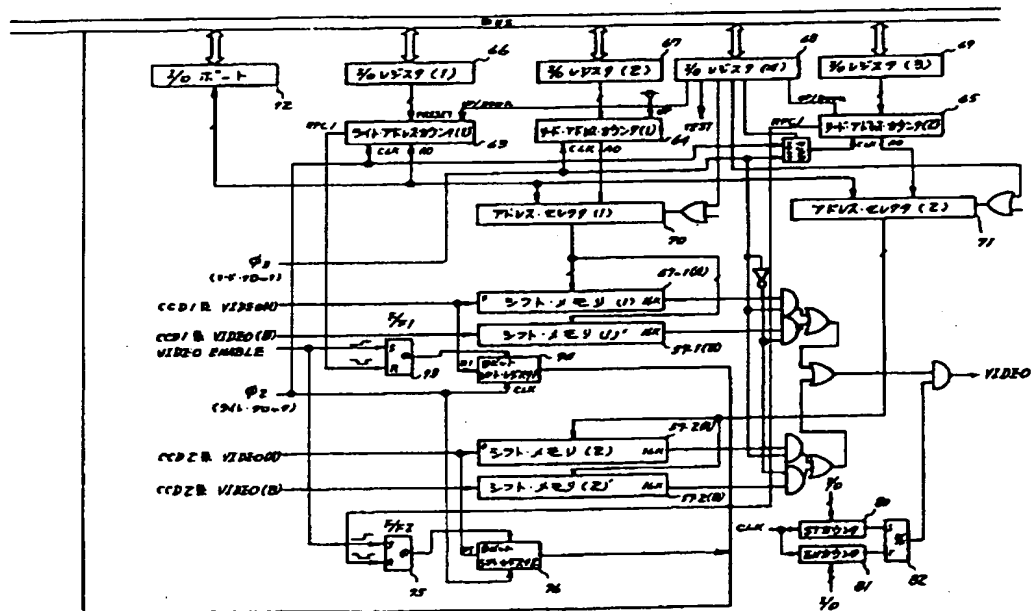
第2図



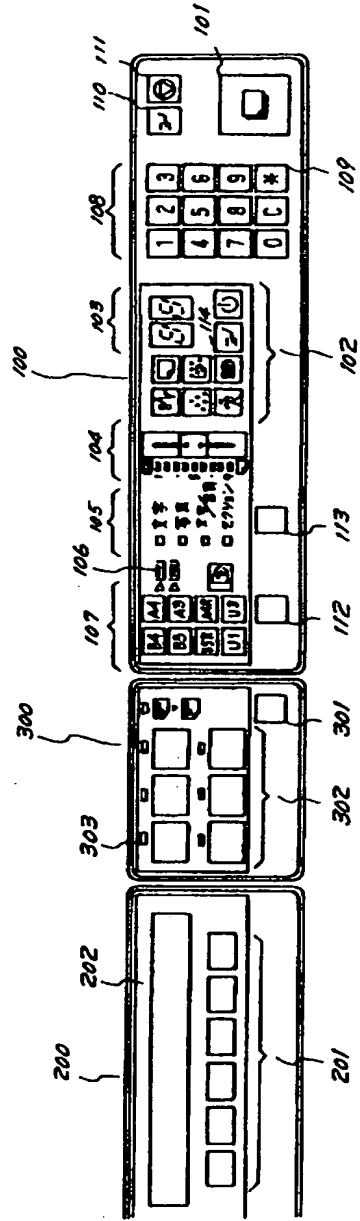
第3図



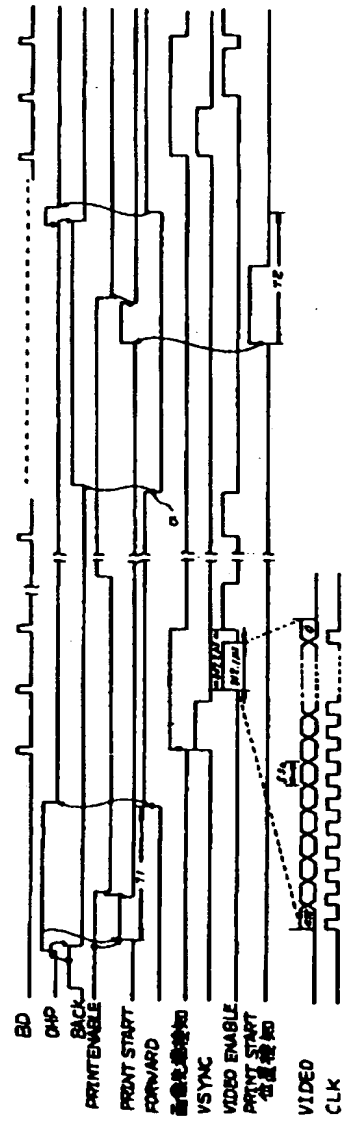
第10図



第5図



第7図



第6図

